

58-10-20-01
02
12-20-01

J1040 U.S. PRO
09/978497
10/16/01



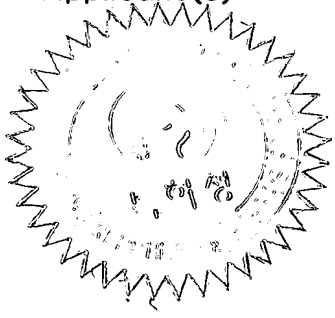
별첨 사본은 아래 출원의 원본과 동일함을 증명함.

This is to certify that the following application annexed hereto is a true copy from the records of the Korean Industrial Property Office.

출원번호 : 특허출원 2000년 제 60705 호
Application Number

출원년월일 : 2000년 10월 16일
Date of Application

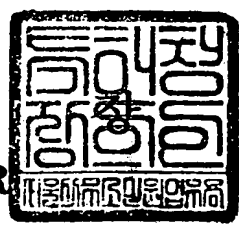
출원인 : 삼성전자 주식회사
Applicant(s)



2001 01 22
 년 월 일

특 허 청

COMMISSIONER



【서류명】	특허출원서
【권리구분】	특허
【수신처】	특허청장
【참조번호】	0007
【제출일자】	2000. 10. 16
【국제특허분류】	H02G
【발명의 명칭】	모듈확장용 소켓들 및 상기 모듈확장용 소켓들을 이용하는 메모리시스템
【발명의 영문명칭】	Sockets for Module Extension and the memory system using the sockets
【출원인】	
【명칭】	삼성전자 주식회사
【출원인코드】	1-1998-104271-3
【대리인】	
【성명】	이영필
【대리인코드】	9-1998-000334-6
【포괄위임등록번호】	1999-009556-9
【대리인】	
【성명】	정상빈
【대리인코드】	9-1998-000541-1
【포괄위임등록번호】	1999-009617-5
【대리인】	
【성명】	이래호
【대리인코드】	9-1999-000226-8
【포괄위임등록번호】	2000-002818-3
【발명자】	
【성명의 국문표기】	최정환
【성명의 영문표기】	CHOI, Jung Hwan
【주민등록번호】	680223-1674516
【우편번호】	442-070
【주소】	경기도 수원시 팔달구 인계동 366번지 삼성아파트 101동 805호
【국적】	KR
【심사청구】	청구

【취지】

특허법 제42조의 규정에 의한 출원, 특허법 제60조의 규정에 의한 출원심사를 청구합니다. 대리인

이영필 (인) 대리인

정상빈 (인) 대리인

이래호 (인)

【수수료】

【기본출원료】 20 면 29,000 원

【가산출원료】 19 면 19,000 원

【우선권주장료】 0 건 0 원

【심사청구료】 11 항 461,000 원

【합계】 509,000 원

【첨부서류】

1. 요약서·명세서(도면)_1통

【요약서】**【요약】**

사용면적을 적게 차지하면서 복수 개의 메모리모듈들을 쉽게 확장하게 해주는 메모리모듈 확장용 소켓들 및 상기 소켓들을 이용하는 메모리시스템이 개시된다. 상기 메모리시스템은, 메모리모듈 확장용 소켓들 즉 연결소켓 및 중단소켓을 구비한다. 상기 연결소켓은, 소켓의 몸체이며 복수 개의 상기 메모리모듈을 장착할 수 있는 소켓핀고정장치와 상기 소켓핀고정장치를 관통하여 내부적으로, 연결되는 복수 개의 소켓핀들을 구비하여, 장착된 상기 메모리모듈을 전기적으로 연결시킨다. 상기 중단소켓은, 적어도 하나 이상의 상기 메모리모듈을 장착할 수 있는 소켓핀고정장치와 상기 소켓핀고정장치를 관통하여, 장착된 상기 메모리모듈의 한 면의 탭을 다른 한 면의 탭과 각각 자가(self) 연결시킨다. 상기 연결소켓들 및 상기 중단소켓을 이용하는 메모리시스템은, 상기 복수 개의 연결소켓들 및 상기 복수 개의 중단소켓들을 서로 조합하거나 상기와 같이 조합된 것을 인쇄회로기판에서 반복 사용하여 복수 개의 메모리모듈들을 쉽게 확장시킬 수 있다.

【대표도】

도 4

【명세서】**【발명의 명칭】**

모듈확장용 소켓들 및 상기 모듈확장용 소켓들을 이용하는 메모리시스템 {Sockets for Module Extension and the memory system using the sockets}

【도면의 간단한 설명】

본 발명의 상세한 설명에서 사용되는 도면을 보다 충분히 이해하기 위하여, 각 도면의 간단한 설명이 제공된다.

도 1은 인쇄회로기판에 장착된 소켓들과 상기 소켓들에 연결된 메모리모듈들의 제1예를 나타낸다.

도 2는 인쇄회로기판에 장착된 소켓들과 상기 소켓들에 연결된 메모리모듈들의 제2예를 나타낸다.

도 3a, 3b는 인쇄회로기판에서 사용되는 메모리모듈 장착용 소켓들의 단면도이다.

도 4는 본 발명의 제1실시예에 따른 연결소켓(Through Socket)의 단면도이다.

도 5는 본 발명의 제2실시예에 따른 연결소켓의 단면도이다.

도 6은 본 발명의 제3실시예에 따른 연결소켓의 단면도이다.

도 7은 본 발명의 제1실시예에 따른 종단소켓(Turn Around Socket)의 단면도이다.

도 8은 본 발명의 제2실시예에 따른 종단소켓의 단면도이다.

도 9a, 9b 및 9c는 본 발명의 제1실시예에 따른 상기 연결소켓 및 제1실시예에 따른 종단소켓을 이용하는 제1응용예, 상기 제1응용예의 전기적 연결 및 실제 인쇄회로기판에서의 2차원적인 투시도를 각각 나타낸다.

도 10a, 10b는 본 발명의 제1실시예에 따른 상기 연결소켓 및 제1실시예에 따른 상기 종단소켓을 이용하는 제2응용예 및 상기 제2응용예의 전기적 연결을 각각 나타낸다.

도 11a, 11b는 본 발명의 제2실시예에 따른 상기 연결소켓 및 제1실시예에 따른 상기 종단소켓을 이용하는 제3응용예 및 상기 제3응용예의 전기적 연결을 각각 나타낸다.

도 12a, 12b는 본 발명의 제1실시예에 따른 상기 2개의 연결소켓 및 제1실시예에 따른 상기 종단소켓을 이용하는 제4응용예 및 상기 제4응용예의 전기적 연결을 나타낸다

도 13a, 13b는 본 발명의 제1실시예에 따른 상기 2개의 연결소켓 및 제1실시예에 따른 상기 종단소켓을 이용하는 제5응용예 및 상기 제5응용예의 전기적 연결을 나타낸다

도 14a, 14b는 본 발명의 제2실시예에 따른 상기 2개의 연결소켓 및 제1실시예에 따른 상기 종단소켓을 이용하는 제6응용예 및 상기 제6응용예의 전기적 연결을 나타낸다

도 15a, 15b는 본 발명의 제2실시예에 따른 상기 연결소켓, 제3실시예에 따른 상기 연결소켓 및 제2실시예에 따른 상기 종단소켓을 이용하는 제7응용예 및 상기 제7응용예의 전기적 연결을 나타낸다.

【발명의 상세한 설명】

【발명의 목적】

【발명이 속하는 기술분야 및 그 분야의 종래기술】

<17> 본 발명은 전자소자의 배선 접속장치에 관한 것으로서, 특히 인쇄회로기판(PCB:

Printed Circuit Board)의 면적을 적게 차지하면서 복수 개의 모듈을 쉽게 확장하게 해 주는 소켓 및 상기 소켓을 이용하는 메모리시스템에 관한 것이다.

<18> 컴퓨터 시스템 환경이 고화질의 그래픽환경을 요구하는 멀티미디어 시대가 도래함에 따라, 반도체 메모리 소자의 고집적화, 고속화 및 소형화가 요구되며 메모리모듈(memory module)도 이에 대응하여 변화되고 있다. 특히 3차원 데이터의 실시간 처리를 위해서는 종전에 비해 상당한 양의 메모리가 필요하기 때문에 상당수의 메모리모듈 보드가 메인보드(Main Board)에 장착되어야 한다.

<19> 도 1은 기존의 인쇄회로기판에 장착된 소켓들과 상기 소켓들에 연결된 메모리모듈들의 제1예를 나타낸다.

<20> 도 1을 참조하면, 기존의 인쇄회로기판(10: PCB board)은, 인쇄회로기판(10)에 서로 평행하게 설치된 2개의 소켓들(11, 12)과 소켓들(11, 12)에 장착된 2개의 메모리모듈들(13, 14)을 구비한다.

<21> 2개의 소켓(11, 12)에 접속된 2개의 메모리모듈(13, 14)은 복수 개의 데이터버스선들(15) 및 복수 개의 신호선들(16)을 통하여 중앙연산처리장치(미도시)와 병렬(Parallel) 연결된다.

<22> 도 2는 기존의 인쇄회로기판에 장착된 소켓들과 상기 소켓들에 연결된 메모리모듈들의 제2예를 나타낸다.

<23> 도 2를 참조하면, 기존의 사용중인 인쇄회로기판(10)은, 인쇄회로기판(10)에 서로 평행하게 설치된 2개의 소켓들(11, 12)과 소켓들(11, 12)에 접속된 2개의 메모리모듈들(23, 24)을 구비한다.

- <24> 2개의 소켓들(11, 12)에 접속된 2개의 메모리모듈들(23, 24)은 복수 개의 데이터버스선들(15) 및 복수 개의 신호선들(16)을 통하여 중앙연산처리장치(미도시)와 직렬 (Series) 연결된다.
- <25> 도 2에 도시된 바와 같이 상기 메모리모듈들(23, 24)이 복수 개의 데이터버스선들 (15)과 복수 개의 신호선들(16)을 통하여 직렬 연결될 경우, 각 메모리모듈들(23, 24)은 , 한쪽 면의 복수 개의 데이터버스선들(15) 및 복수 개의 신호선들(16)과 반대 면의 대응하는 복수 개의 데이터버스선들(15) 및 복수 개의 신호선들(16)을 모듈의 상부에 있는 통로(VIA; 점선부분)를 이용하여 서로 연결시키도록 구성된다.
- <26> 도 3a 및 도 3b는 일반적인 인쇄회로기판에서 사용되는 메모리모듈 장착용 베이스 소켓들의 단면도이다. 도 3a는 메모리모듈을 장착하는 방향이 인쇄회로기판과 수평인 경우 사용되는 베이스소켓을 나타낸다. 도 3b는 메모리모듈을 장착하는 방향이 인쇄회로기판과 수직인 경우 사용되는 베이스소켓을 나타낸다.
- <27> 도 3a, 및 도 3b를 참조하면, 베이스소켓들은, 상기 베이스소켓에 포함된 소켓고정 수단(32)이 솔더링(soldering) 되어 인쇄회로기판(34)에 부착된다.
- <28> 상기 베이스소켓들은 소켓핀고정장치(30-a, 30-b) 및 메모리모듈 보드(31)의 양면 탭(tab)을 접속하는 2개의 소켓핀(33: socket pin)들로 이루어진다. 또한 2개의 소켓핀들(33)은, 소켓핀고정장치(30-a, 30-b) 내부를 관통하여 최종적으로 인쇄회로기판(34)의 서로 대응되는 인쇄회로패턴(미도시)과 연결된다.
- <29> 도 1 내지 도 3b를 참조하면, 기존의 시스템보드에서 사용이 가능한 메모리모듈들의 갯수는, 시스템보드 즉 인쇄회로기판에 장착되어 메모리모듈을 접속할 수 있도록 설

치된 소켓들의 수에 의해 제한됨을 알 수 있다. 기본적으로 4개의 소켓을 장착하고 있는 경우를 가정하면, 장착 가능한 메모리모듈이 최대 4개로 제한되어 더 이상의 확장이 불가능할 뿐만 아니라, 사용자가 2개의 메모리모듈만을 사용하고자 하는 경우 나머지 2개의 소켓은 그냥 낭비하는 단점이 있게 된다.

<30> 따라서 처음부터 상당히 많은 수의 메모리모듈용 소켓들을 설치하면 인쇄회로기판의 면적이 커지게 되고, 적은 수의 메모리모듈용 소켓들을 설치하면 메모리의 확장이 어려워지는 단점이 발생한다.

【발명이 이루고자 하는 기술적 과제】

<31> 따라서 본 발명이 이루고자 하는 제1기술적 과제는, 인쇄회로기판의 면적을 증가시키지 않으면서 다수 개의 메모리모듈들을 확장할 수 있도록 고안된 연결소켓(Through Socket) 및 종단소켓(Turn Around Socket)을 제공하는 데 있다.

<32> 본 발명이 이루고자 하는 제2기술적 과제는, 상기 소켓들을 이용하여 복수 개의 메모리모듈들을 확장하는 메모리시스템을 제공하는 데 있다.

【발명의 구성 및 작용】

<33> 상기 제1기술적 과제를 달성하기 위한 본 발명의 제1태양에 따르면, 2개의 메모리모듈들 즉 제1메모리모듈 및 제2메모리모듈을 서로 반대 방향에서 장착할 수 있는 소켓핀고정장치, 상기 소켓핀고정장치를 관통하여 상기 제1메모리모듈의 한 면의 탭과 상기 제2메모리모듈의 한 면의 탭을 연결하는 제1소켓핀 및 상기 소켓핀고정장치를 관통하여 상기 제1메모리모듈들의 다른 한 면의 탭과 상기 제2메모리모듈의 다른 한 면의 탭을 연결하는 제2소켓핀을 구비하는 것을 특징으로 하는 메모리모듈 확장용 소켓이 제공된다.

<34> 상기 제1기술적 과제를 달성하기 위한 본 발명의 제2태양에 따르면, 2개의 메모리 모듈들 즉 제1메모리모듈 및 제2메모리모듈을 같은 방향에서 장착할 수 있는 소켓핀고정장치, 상기 소켓핀고정장치를 관통하여 상기 제1메모리모듈의 한 면의 탭과 상기 제2메모리모듈의 한 면의 탭을 연결하는 제1소켓핀 및 상기 소켓핀고정장치를 관통하여 상기 제1메모리모듈들의 다른 한 면의 탭과 상기 제2메모리모듈의 다른 한 면의 탭을 연결하는 제2소켓핀을 구비하는 것을 특징으로 하는 메모리모듈 확장용 소켓이 제공된다.

<35> 상기 제1기술적 과제를 달성하기 위한 본 발명의 제3태양에 따르면, 3개의 메모리 모듈들 즉 제1메모리모듈, 제2메모리모듈 및 제3메모리모듈을 같은 방향에서 장착할 수 있는 소켓핀고정장치, 상기 소켓핀고정장치를 관통하여, 상기 제1메모리모듈의 한 면에 위치하는 탭과 상기 제3메모리모듈의 한 면에 위치하는 탭을 연결하는 제1소켓핀, 상기 소켓핀고정장치를 관통하여, 상기 제1메모리모듈의 다른 한 면에 위치하는 탭과 상기 제2메모리모듈의 한 면에 위치하는 탭을 연결하는 제2소켓핀 및 상기 소켓핀고정장치를 관통하여, 상기 제2메모리모듈의 다른 한 면에 위치하는 탭과 상기 제3메모리모듈의 다른 한 면에 위치하는 탭을 연결하는 제3소켓핀을 구비하는 것을 특징으로 하는 메모리모듈 확장용 소켓이 제공된다.

<36> 상기 제1기술적 과제를 달성하기 위한 본 발명의 제4태양에 따르면, 하나의 메모리 모듈을 장착할 수 있는 소켓핀고정장치 및 상기 소켓핀고정장치를 관통하여 상기 메모리 모듈의 양쪽 탭을 자가(self) 연결하는 제1소켓핀을 구비하는 메모리모듈 확장용 소켓이 제공된다.

<37> 상기 제1기술적 과제를 달성하기 위한 본 발명의 제5태양에 따르면, 2개의 메모리 모듈들 즉 제1메모리모듈 및 제2메모리모듈을 같은 방향에서 장착할 수 있는 소켓핀고정

장치, 상기 소켓핀고정장치를 관통하여 상기 제1메모리모듈 및 상기 제2메모리모듈의 양쪽 탭을 각각 자가(self) 연결하는 제1소켓핀 및 제2소켓핀을 구비하는 것을 특징으로 하는 메모리모듈 확장용 소켓이 제공된다.

<38> 상기 제2기술적 과제를 달성하기 위한 본 발명에 따르면, 복수 개의 메모리모듈들, 상기 복수 개의 메모리모듈들 사이를 전기적으로 연결하는 적어도 하나의 연결소켓 및 상기 복수 개의 메모리모듈들 중 하나의 한 면을 그 하나의 다른 한 면과 전기적으로 자가(self) 연결하는 종단소켓을 구비하는 것을 특징으로 하는 메모리시스템이 제공된다.

<39> 상기 복수 개의 메모리모듈들 각각은, 상기 메모리모듈의 양면에 장착되는 복수 개의 메모리장치들, 상기 메모리모듈 양면의 양쪽 끝 부분에 한 개씩 위치하고 전기적으로 통로역할을 하는 총 4개의 탭들을 구비한다.

<40> 상기 연결소켓들 중에서 하나는, 2개의 메모리모듈들 즉 제1메모리모듈 및 제2메모리모듈을 서로 반대 방향에서 장착할 수 있는 소켓핀고정장치, 상기 소켓핀고정장치를 관통하여, 상기 제1메모리모듈의 한 면에 위치하는 탭과 상기 제2메모리모듈의 한 면에 위치하는 탭을 연결하는 제1소켓핀 및 상기 소켓핀고정장치를 관통하여, 상기 제1메모리모듈의 다른 한 면에 위치하는 탭과 상기 제2메모리모듈의 다른 한 면에 위치하는 탭을 연결하는 제2소켓핀을 구비한다.

<41> 상기 연결소켓들 중에서 다른 하나는, 2개의 메모리모듈들 즉 제1메모리모듈 및 제2메모리모듈을 같은 방향에서 장착할 수 있는 소켓핀고정장치, 상기 소켓핀고정장치를 관통하여, 상기 제1메모리모듈의 한 면에 위치하는 탭과 상기 제2메모리모듈의 한 면에 위치하는 탭을 연결하는 제1소켓핀 및 상기 소켓핀고정장치를 관통하여, 상기 제1메모리모듈의 다른 한 면에 위치하는 탭과 상기 제2메모리모듈의 다른 한 면에 위치하는 탭을

연결하는 제2소켓핀을 구비한다.

<42> 상기 연결소켓들 중에서 또 다른 하나는, 3개의 메모리모듈들 즉 제1메모리모듈, 제2메모리모듈 및 제3메모리모듈을 같은 방향에서 장착할 수 있는 소켓핀고정장치, 상기 소켓핀고정장치를 관통하여, 상기 제1메모리모듈의 한 면에 위치하는 탭과 상기 제3메모리모듈의 한 면에 위치하는 탭을 연결하는 제1소켓핀, 상기 소켓핀고정장치를 관통하여, 상기 제1메모리모듈의 다른 한 면에 위치하는 탭과 상기 제2메모리모듈의 한 면에 위치하는 탭을 연결하는 제2소켓핀 및 상기 소켓핀고정장치를 관통하여, 상기 제2메모리모듈의 다른 한 면에 위치하는 탭과 상기 제3메모리모듈의 다른 한 면에 위치하는 탭을 연결하는 제3소켓핀을 구비한다.

<43> 상기 연결소켓들의 일부는, 2개의 메모리모듈들 즉 제1메모리모듈 및 제2메모리모듈을 같은 방향에서 장착할 수 있는 소켓핀고정장치, 상기 소켓핀고정장치를 관통하여, 상기 제1메모리모듈의 한 면에 위치하는 탭과 상기 제2메모리모듈의 한 면에 위치하는 탭을 연결하는 제1소켓핀 및 상기 소켓핀고정장치를 관통하여, 상기 제1메모리모듈의 다른 한 면에 위치하는 탭과 상기 제2메모리모듈의 다른 한 면에 위치하는 탭을 연결하는 제2소켓핀을 구비하고, 상기 연결소켓들의 나머지는, 3개의 메모리모듈들 즉 제1메모리모듈, 제2메모리모듈 및 제3메모리모듈을 같은 방향에서 장착할 수 있는 소켓핀고정장치, 상기 소켓핀고정장치를 관통하여, 상기 제1메모리모듈의 한 면에 위치하는 탭과 상기 제3메모리모듈의 한 면에 위치하는 탭을 연결하는 제1소켓핀, 상기 소켓핀고정장치를 관통하여, 상기 제1메모리모듈의 다른 한 면에 위치하는 탭과 상기 제2메모리모듈의 한 면에 위치하는 탭을 연결하는 제2소켓핀 및 상기 소켓핀고정장치를 관통하여, 상기 제2메모리모듈의 다른 한 면에 위치하는 탭과 상기 제3메모리모듈의 다른 한

면에 위치하는 탭을 연결하는 제3소켓핀을 구비한다.

<44> 상기 종단소켓은, 적어도 하나의 메모리모듈을 같은 방향에서 장착할 수 있는 소켓핀고정장치 및 상기 소켓핀고정장치를 관통하여, 상기 메모리모듈 양면의 탭을 전기적으로 자가 연결하는 적어도 하나의 소켓핀을 구비한다.

<45> 이하, 첨부한 도면을 참조하여 본 발명의 바람직한 실시예를 설명함으로써, 본 발명을 상세히 설명한다. 각 도면에 대하여, 동일한 참조부호는 동일한 부재임을 나타낸다.

<46> 도 4는 본 발명의 제1실시예에 따른 연결소켓(Through Socket)의 단면도이다.

<47> 도 4를 참조하면, 연결소켓은, 제1메모리모듈(41) 및 제2메모리모듈(42)을 서로 반대 방향에서 장착할 수 있는 소켓핀고정장치(400), 소켓핀고정장치(400)를 관통하여, 제1메모리모듈(41)의 한 면에 위치하는 탭과 제2메모리모듈(42)의 한 면에 위치하는 탭을 연결하는 제1소켓핀(401) 및 소켓핀고정장치(400)를 관통하여, 제1메모리모듈(41)의 다른 한 면에 위치하는 탭과 제2메모리모듈(42)의 다른 한 면에 위치하는 탭을 연결하는 제2소켓핀(402)을 구비한다.

<48> 도 5는 본 발명의 제2실시예에 따른 연결소켓의 단면도이다.

<49> 도 5를 참조하면, 연결소켓은, 제1메모리모듈(51) 및 제2메모리모듈(52)을 같은 방향에서 장착할 수 있는 소켓핀고정장치(500), 상기 소켓핀고정장치(500)를 관통하여, 제1메모리모듈(51)의 한 면에 위치하는 탭과 제2메모리모듈(52)의 한 면에 위치하는 탭을 연결하는 제1소켓핀(501) 및 소켓핀고정장치(500)를 관통하여, 제1메모리모듈(51)의 다른 한 면에 위치하는 탭과 제2메모리모듈(52)의 다른 한 면에 위치하는 탭을 연결하는

제2소켓핀(502)을 구비한다.

<50> 도 6은 본 발명의 제3실시예에 따른 연결소켓의 단면도이다.

<51> 도 6을 참조하면, 연결소켓은, 제1메모리모듈(61), 제2메모리모듈(62) 및 제3메모리모듈(63)을 같은 방향에서 장착할 수 있는 소켓핀고정장치(600), 소켓핀고정장치(600)를 관통하여 제1메모리모듈(61)의 한 면에 위치하는 탭과 제3메모리모듈(63)의 한 면에 위치하는 탭을 연결하는 제1소켓핀(601), 소켓핀고정장치(600)를 관통하여 제1메모리모듈(61)의 다른 한 면에 위치하는 탭과 제2메모리모듈(62)의 한 면에 위치하는 탭을 연결하는 제2소켓핀(602) 및 소켓핀고정장치(600)를 관통하여 제2메모리모듈(62)의 다른 한 면에 위치하는 탭과 제3메모리모듈(63)의 다른 한 면에 위치하는 탭을 연결하는 제3소켓핀(603)을 구비한다.

<52> 도 7은 본 발명의 제1실시예에 따른 종단소켓(turn around socket)의 단면도이다.

<53> 도 7을 참조하면, 종단소켓은, 메모리모듈(71)을 장착할 수 있는 소켓핀고정장치(700) 및 소켓핀고정장치(700)를 관통하여 메모리모듈(71)의 양면의 탭을 자가(self) 연결하는 제1소켓핀(701)을 구비한다.

<54> 도 8은 본 발명의 제2실시예에 따른 종단소켓의 단면도이다.

<55> 도 8을 참조하면, 종단소켓은, 제1메모리모듈(81) 및 제2메모리모듈(82)을 같은 방향에서 장착할 수 있는 소켓핀고정장치(800), 소켓핀고정장치(800)를 관통하여 제1메모리모듈(81)의 양면의 탭을 전기적으로 자가 연결하는 제1소켓핀(801) 및 소켓핀고정장치(800)를 관통하여 제2메모리모듈(82)의 양면의 탭을 전기적으로 자가 연결하는 제2소켓핀(802)을 구비한다.

<56> 도 9a는 본 발명의 제1실시예에 따른 연결소켓 및 제1실시예에 따른 종단소켓을 이용하는 제1응용예를 나타내며, 도 9b는 도 9a에 도시된 상기 제1응용예의 전기적 연결을 나타내고, 도 9c는 상기 제1응용예가 인쇄회로기판에서 실현된 것을 나타내는 투시도이다.

<57> 도 9a를 참조하면, 제1응용예는, 인쇄회로기판(34)위에 설치된 베이스소켓(30-a)에 제1메모리모듈(91)이 장착되고, 제1메모리모듈(91)과 제2메모리모듈(92)은 연결소켓(400)을 통하여 연결되며, 제2메모리모듈(92)의 상부 탭에는 종단소켓(700)이 장착된다.

<58> 도 9b를 참조하면, 도 9a에 도시된 제1응용예는, MG1에서 시작하여 MG3, MG4 및 MG2의 순서로 메모리 그룹들(MG1 내지 MG4)을 전기적으로 직렬 연결시키며, 이와 반대되는 방향의 전기적 연결도 가능하다. 여기서 메모리 그룹들(MG1 내지 MG4)은 메모리모듈의 양면에 장착된 각각 복수 개의 메모리들의 집합을 말한다.

<59> 도 9c를 참조하면, 인쇄회로기판(10)에 장착된 베이스소켓에 제1메모리모듈(91)이 장착되고, 제1메모리모듈(91)과 제2메모리모듈(92) 사이에 연결소켓(400)이 설치되며, 제2메모리모듈(92)의 상부에 종단소켓(700)이 장착된다.

<60> 도 10a는 본 발명의 제1실시예에 따른 연결소켓 및 제1실시예에 따른 종단소켓을 이용하는 제2응용예를 나타내며, 도 10b는 도 10a에 도시된 제2응용예의 전기적 연결을 나타낸다.

<61> 도 10a를 참조하면, 제2응용예는, 인쇄회로기판(34)위에 설치된 베이스소켓(30-b)에 제1메모리모듈(91)이 장착되고, 제1메모리모듈(91)과 제2메모리모듈(92)은 연결소켓(400)을 통하여 연결되며, 제2메모리모듈(92)의 종단부에는 종단소켓(700)이 장착된다.

- <62> 도 10b를 참조하면, 도 10a에 도시된 제1실시예는, MG2에서 시작하여 MG4, MG3 및 MG1의 순서로 메모리그룹들(MG1내지 MG4)을 전기적으로 직렬 연결시키며, 이와 반대되는 방향의 전기적 연결도 가능하다.
- <63> 도 11a는 본 발명의 제2실시예에 따른 연결소켓 및 제1실시예에 따른 종단소켓을 이용하는 제3응용예를 나타내며, 도 11b는 도 11a에 도시된 제3응용예의 전기적 연결을 나타낸다.
- <64> 도 11a를 참조하면, 제3응용예는, 인쇄회로기판(34)위에 설치된 베이스소켓(30-b)에 제1메모리모듈(91)이 장착되고, 제1메모리모듈(91)과 제2메모리모듈(92)은 연결소켓(500)을 통하여 연결되고, 제2메모리모듈(92)의 종단부에는 종단소켓(700)이 장착된다.
- <65> 도 11b를 참조하면, 도 11a에 도시된 제1실시예는, MG1에서 시작하여 MG4, MG3 및 MG2의 순서로 메모리그룹들(MG1내지 MG4)을 전기적으로 직렬 연결시키며, 이와 반대되는 방향의 전기적 연결도 가능하다.
- <66> 상기 도 9a 내지 상기 도11b를 참조하면, 인쇄회로기판을 기준으로 판단할 때, 제1응용예 내지 제3응용예는 각각 수직 방향, 수평방향, 수평 및 수직방향으로 2개의 메모리모듈들을 인쇄회로기판에 장착하는 다양한 방법들을 제시한다.
- <67> 도 12a는 본 발명의 제1실시예들에 따른 2개의 연결소켓 및 제1실시예에 따른 종단소켓을 이용하는 제4응용예를 나타내며, 도 12b는 도 12a에 도시된 제4응용예의 전기적 연결을 나타낸다.
- <68> 도 12a를 참조하면, 제4응용예는, 인쇄회로기판(34)위에 설치된 베이스소켓(30-a)에 제1메모리모듈(121)이 장착되고, 제1메모리모듈(121)과 제2메모리모듈(122) 및 제2메

모리모듈(122)과 제3메모리모듈(123)은 각각 연결소켓(400-1) 및 연결소켓(400-2)을 통하여 연결되고, 제3메모리모듈(123)의 종단부에는 종단소켓(700)이 장착된다.

<69> 도 12b를 참조하면, 도 12a에 도시된 제4응용예는, MG5에서 시작하여 MG7, MG9, MG10, MG8 및 MG6의 순서로 메모리그룹들(MG5내지 MG10)을 전기적으로 직렬 연결시키며, 이와 반대되는 방향의 전기적 연결도 가능하다.

<70> 도 13a는 본 발명의 제1실시예에 따른 2개의 연결소켓 및 제1실시예에 따른 종단소켓을 이용하는 제5응용예를 나타내며, 도 13b는 도 13a에 도시된 제5응용예의 전기적 연결을 나타낸다.

<71> 도 13a를 참조하면, 제5응용예는, 인쇄회로기판(34)위에 설치된 베이스소켓(30-b)에 제1메모리모듈(121)이 장착되고, 제1메모리모듈(121)과 제2메모리모듈(122) 및 제2메모리모듈(122)과 제3메모리모듈(123)은 각각 연결소켓(400-1) 및 연결소켓(400-2)을 통하여 연결되고, 제3메모리모듈(123)의 종단부에는 종단소켓(700)이 장착된다.

<72> 도 13b를 참조하면, 도 13a에 도시된 제5응용예는, MG6에서 시작하여 MG8, MG10, MG9, MG7 및 MG5의 순서로 메모리그룹들(MG5내지 MG10)을 전기적으로 직렬 연결시키며, 이와 반대되는 방향의 전기적 연결도 가능하다.

<73> 도 14a는 본 발명의 제2실시예에 따른 2개의 연결소켓 및 제1실시예에 따른 종단소켓을 이용하는 제6응용예를 나타내며, 도 14b는 도 14a에 도시된 제6응용예의 전기적 연결을 나타낸다.

<74> 도 14a를 참조하면, 제6응용예는, 인쇄회로기판(34)위에 설치된 베이스소켓(30-b)에 제1메모리모듈(121)이 장착되고, 제1메모리모듈(121)과 제2메모리모듈(122) 및 제2메

모리모듈(122)과 제3메모리모듈(123)은 각각 연결소켓(500-1) 및 연결소켓(500-2)을 통하여 연결되고, 제3메모리모듈(123)의 종단부에는 종단소켓(700)이 장착된다.

<75> 도 14b를 참조하면, 도 14a에 도시된 제6응용예는, MG5에서 시작하여 MG8, MG9, MG10, MG7 및 MG6의 순서로 메모리그룹들(MG5내지 MG10)을 전기적으로 직렬 연결시키며, 이와 반대되는 방향의 전기적 연결도 가능하다.

<76> 상기 도 12a 내지 상기 도14b를 참조하면, 인쇄회로기판을 기준으로 판단할 때, 제4실시에 내지 제6실시예는 각각 수직 방향, 수평방향, 수평 및 수직방향으로 3개의 메모리모듈들을 인쇄회로기판에 장착하는 다양한 방법들을 제시한다.

<77> 상기 도12a 및 12b에서 보는 바와 같이 복수 개의 연결소켓과 메모리모듈을 계속하여 직렬연결 하면, 메모리모듈의 확장은 무한대로 가능함을 알 수 있다.

<78> 도 15a는 본 발명의 제2실시예에 따른 연결소켓, 제3실시예에 따른 연결소켓 및 제2실시예에 따른 종단소켓을 이용하는 제7응용예를 나타내며, 도 15b는 도 15a에 도시된 제7응용예의 전기적 연결을 나타낸다.

<79> 도 15a를 참조하면, 제7응용예는, 인쇄회로기판(34)위에 설치된 베이스소켓(30-b)에 제1메모리모듈(151)이 장착되고, 제1메모리모듈(151)과 제2메모리모듈(152)은 연결소켓(200)을 통하여 연결되며, 연결소켓(600)의 하단에 제2메모리모듈(152)이 장착된다. 제3메모리모듈(153)은 연결소켓(600)의 중간단과 종단소켓(800)의 하단에 각각 장착되며, 제4메모리모듈(154)은 종단소켓(800)의 다른 일단과 제3연결소켓(600)의 상단에 장착된다.

<80> 도 15b를 참조하면, 도 15a에 도시된 제7응용예는, MG11에서 시작하여 MG14,

MG15, MG16, MG17, MG18, MG13 및 MG12의 순서로 메모리그룹들(MG11내지 MG18)을 전기적으로 직렬 연결시키며, 이와 반대되는 방향의 전기적 연결도 가능하다.

<81> 본 발명은 도면에 도시된 일 실시예를 참고로 설명되었으나 이는 예시적인 것에 불과하며, 본 기술 분야의 통상의 지식을 가진 자라면 이로부터 다양한 변형 및 균등한 타 실시예가 가능하다는 점을 이해할 것이다. 따라서, 본 발명의 진정한 기술적 보호 범위는 첨부된 등록청구범위의 기술적 사상에 의해 정해져야 할 것이다.

【발명의 효과】

<82> 상술한 바와 같이 본 발명의 여러 실시예들에 따른 연결소켓 및 종단소켓을 이용하면, 상기 응용예들을 통해 예시한 이용방법에서 알 수 있는 바와 같이, 인쇄회로기판이 허용하는 공간을 최대한 활용하여 메모리시스템이 원하는 메모리의 확장이 용이하다.

【특허청구범위】**【청구항 1】**

2개의 메모리모듈들 즉 제1메모리모듈 및 제2메모리모듈을 서로 반대 방향에서 장착할 수 있는 소켓핀고정장치;

상기 소켓핀고정장치를 관통하여, 상기 제1메모리모듈의 한 면에 위치하는 탭과 상기 제2메모리모듈의 한 면에 위치하는 탭을 연결하는 제1소켓핀; 및

상기 소켓핀고정장치를 관통하여, 상기 제1메모리모듈의 다른 한 면에 위치하는 탭과 상기 제2메모리모듈의 다른 한 면에 위치하는 탭을 연결하는 제2소켓핀을 구비하는 것을 특징으로 하는 메모리모듈 확장용 소켓.

【청구항 2】

2개의 메모리모듈들 즉 제1메모리모듈 및 제2메모리모듈을 같은 방향에서 장착할 수 있는 소켓핀고정장치;

상기 소켓핀고정장치를 관통하여, 상기 제1메모리모듈의 한 면에 위치하는 탭과 상기 제2메모리모듈의 한 면에 위치하는 탭을 연결하는 제1소켓핀; 및

상기 소켓핀고정장치를 관통하여, 상기 제1메모리모듈의 다른 한 면에 위치하는 탭과 상기 제2메모리모듈의 다른 한 면에 위치하는 탭을 연결하는 제2소켓핀을 구비하는 것을 특징으로 하는 메모리모듈 확장용 소켓.

【청구항 3】

$N(N \geq 3)$ 개의 메모리모듈 즉 제1메모리모듈 내지 제N메모리모듈을 같은 방향에서 장착할 수 있는 소켓핀고정장치;

상기 소켓핀고정장치를 관통하여, 상기 제1메모리모듈의 한 면의 탭과 상기 제N메모리모듈의 한 면의 탭을 연결하는 제1소켓핀;

상기 소켓핀고정장치를 관통하여, 상기 제1메모리모듈의 다른 한 면의 탭과 제2메모리모듈의 한 면의 탭을 연결하는 제2소켓핀; 및

상기 소켓핀고정장치를 관통하여, 상기 제(N-1)메모리모듈의 다른 한 면의 탭과 상기 제N메모리모듈의 다른 한 면의 탭을 연결하는 제N소켓핀을 구비하며, 제3소켓핀 내지 제(N-1)소켓핀은 제2소켓핀의 연결 방법과 같은 방법에 따라 구성되는 것을 특징으로 하는 메모리모듈 확장용 소켓.

【청구항 4】

적어도 하나의 메모리모듈을 같은 방향에서 장착할 수 있는 소켓핀고정장치; 및

상기 소켓핀고정장치를 관통하여, 상기 메모리모듈 양면의 탭을 전기적으로 자가 연결하는 적어도 하나의 소켓핀을 구비하는 것을 특징으로 하는 메모리모듈 확장용 소켓.

【청구항 5】

복수 개의 메모리모듈들;

상기 복수 개의 메모리모듈들 사이를 전기적으로 연결하는 적어도 하나의 연결소켓; 및

상기 복수 개의 메모리모듈들 중 적어도 하나의 한 면을 그 하나의 다른 한 면과 전기적으로 자가(self) 연결하는 중단소켓을 구비하는 것을 특징으로 하는 메모리시스템

【청구항 6】

제5항에 있어서, 상기 복수 개의 메모리모듈들 각각은,
상기 메모리모듈의 양면에 장착되는 복수 개의 메모리장치들; 및
상기 메모리모듈 양면의 양쪽 끝 부분에 한 개씩 위치하고 전기적으로 통로역할을 하는 총 4개의 탭들을 구비하는 것을 특징으로 하는 메모리시스템.

【청구항 7】

제5항에 있어서, 상기 연결소켓들은,
2 개의 메모리모듈들 즉 제1메모리모듈 및 제2메모리모듈을 서로 반대 방향에서 장착할 수 있는 소켓핀고정장치;
상기 소켓핀고정장치를 관통하여, 상기 제1메모리모듈의 한 면에 위치하는 탭과 상기 제2메모리모듈의 한 면에 위치하는 탭을 연결하는 제1소켓핀; 및
상기 소켓핀고정장치를 관통하여, 상기 제1메모리모듈의 다른 한 면에 위치하는 탭과 상기 제2메모리모듈의 다른 한 면에 위치하는 탭을 연결하는 제2소켓핀을 구비하는 것을 특징으로 하는 메모리시스템.

【청구항 8】

제5항에 있어서, 상기 연결소켓들은,
2 개의 메모리모듈들 즉 제1메모리모듈 및 제2메모리모듈을 같은 방향에서 장착할 수 있는 소켓핀고정장치;
상기 소켓핀고정장치를 관통하여, 상기 제1메모리모듈의 한 면에 위치하는 탭과 상기 제2메모리모듈의 한 면에 위치하는 탭을 연결하는 제1소켓핀; 및

상기 소켓핀고정장치를 관통하여, 상기 제1메모리모듈의 다른 한 면에 위치하는 탭과 상기 제2메모리모듈의 다른 한 면에 위치하는 탭을 연결하는 제2소켓핀을 구비하는 것을 특징으로 하는 메모리시스템.

【청구항 9】

제5항에 있어서, 상기 연결소켓들은,

$N(N \geq 3)$ 개의 메모리모듈 즉 제1메모리모듈 내지 제N메모리모듈을 같은 방향에서 장착할 수 있는 소켓핀고정장치;

상기 소켓핀고정장치를 관통하여, 상기 제1메모리모듈의 한 면의 탭과 상기 제N메모리모듈의 한 면의 탭을 연결하는 제1소켓핀;

상기 소켓핀고정장치를 관통하여, 상기 제1메모리모듈의 다른 한 면의 탭과 제2메모리모듈의 한 면의 탭을 연결하는 제2소켓핀; 및

상기 소켓핀고정장치를 관통하여, 상기 제(N-1)메모리모듈의 다른 한 면의 탭과 상기 제N메모리모듈의 다른 한 면의 탭을 연결하는 제N소켓핀을 구비하며, 제3소켓핀 내지 제(N-1)소켓핀은 제2소켓핀의 연결 방법과 같은 방법에 따라 구성되는 것을 특징으로 하는 메모리시스템.

【청구항 10】

제5항에 있어서, 상기 연결소켓들의 일부는,

2 개의 메모리모듈들 즉 제1메모리모듈 및 제2메모리모듈을 같은 방향에서 장착할 수 있는 제1소켓핀고정장치;

상기 소켓핀고정장치를 관통하여, 상기 제1메모리모듈의 한 면에 위치하는 탭과 상기 제2메모리모듈의 한 면에 위치하는 탭을 연결하는 제1소켓핀; 및

상기 소켓핀고정장치를 관통하여, 상기 제1메모리모듈의 다른 한 면에 위치하는 탭과 상기 제2메모리모듈의 다른 한 면에 위치하는 탭을 연결하는 제2소켓핀을 구비하고

상기 연결소켓들의 나머지는,

3개의 메모리모듈들 즉 제3메모리모듈, 제4메모리모듈 및 제5메모리모듈을 같은 방향에서 장착할 수 있는 제2소켓핀고정장치;

상기 제2소켓핀고정장치를 관통하여, 상기 제3메모리모듈의 한 면에 위치하는 탭과 상기 제5메모리모듈의 한 면에 위치하는 탭을 연결하는 제3소켓핀;

상기 제2소켓핀고정장치를 관통하여, 상기 제3메모리모듈의 다른 한 면에 위치하는 탭과 상기 제4메모리모듈의 한 면에 위치하는 탭을 연결하는 제4소켓핀; 및

상기 제2소켓핀고정장치를 관통하여, 상기 제4메모리모듈의 다른 한 면에 위치하는 탭과 상기 제5메모리모듈의 다른 한 면에 위치하는 탭을 연결하는 제5소켓핀을 구비하는 것을 특징으로 하는 메모리시스템.

【청구항 11】

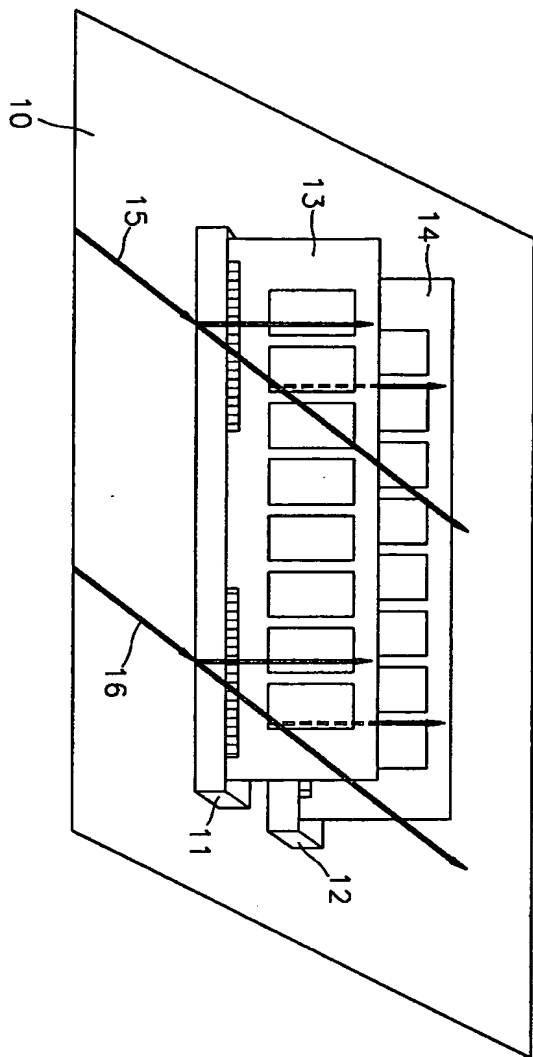
제5항에 있어서, 상기 종단소켓은,

적어도 하나의 메모리모듈을 같은 방향에서 장착할 수 있는 소켓핀고정장치; 및

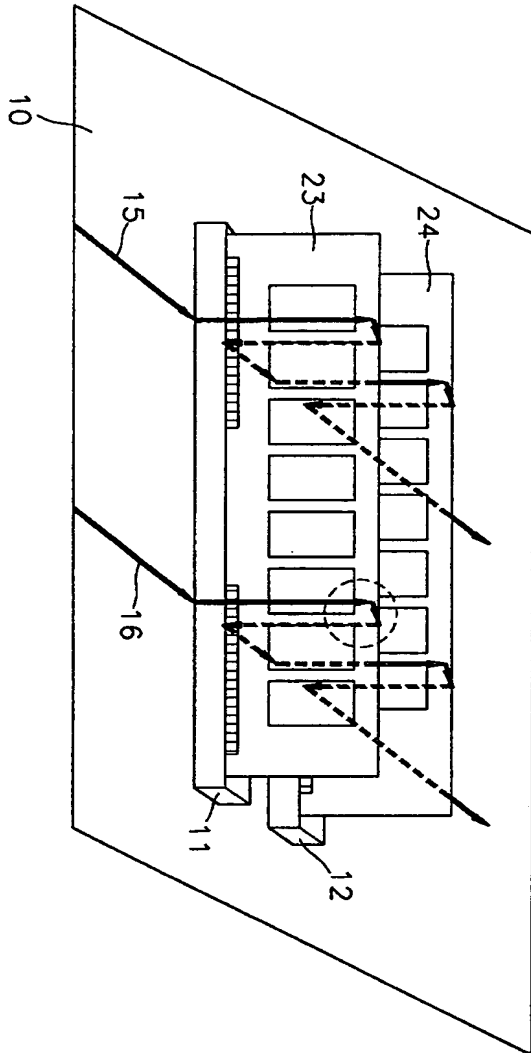
상기 소켓핀고정장치를 관통하여, 상기 메모리모듈 양면의 탭을 전기적으로 자가 연결하는 적어도 하나의 소켓핀을 구비하는 것을 특징으로 하는 메모리시스템.

【도면】

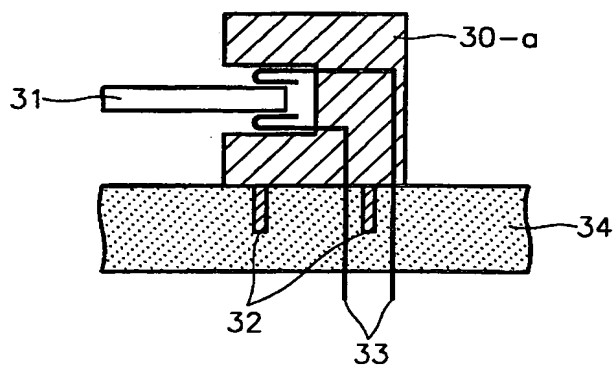
【도 1】



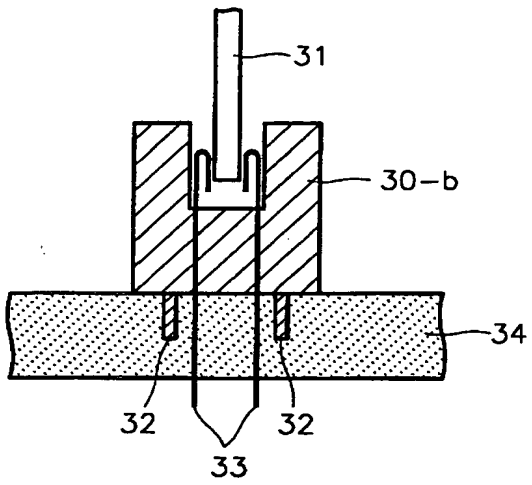
【図 2】



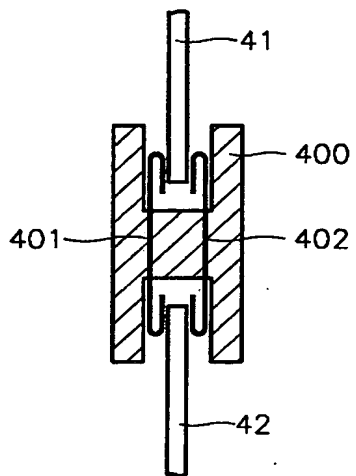
【図 3a】



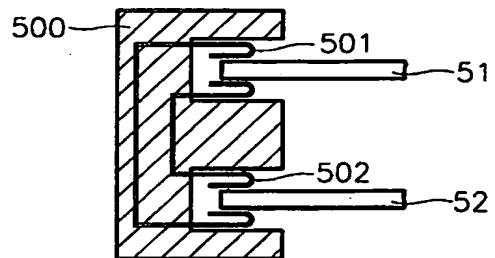
【도 3b】



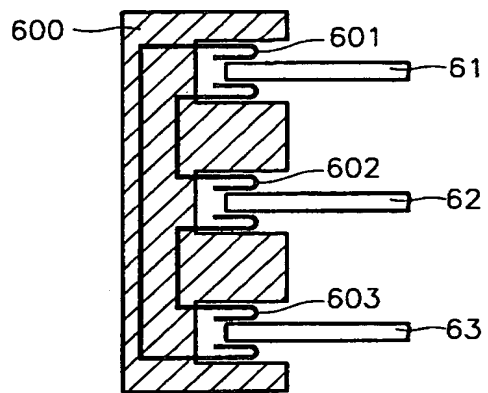
【도 4】



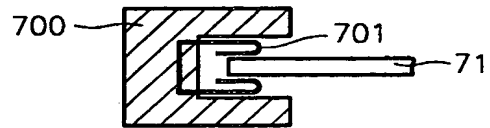
【도 5】



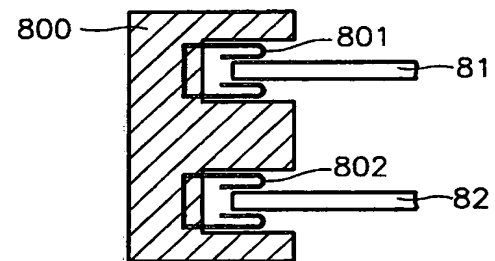
【도 6】



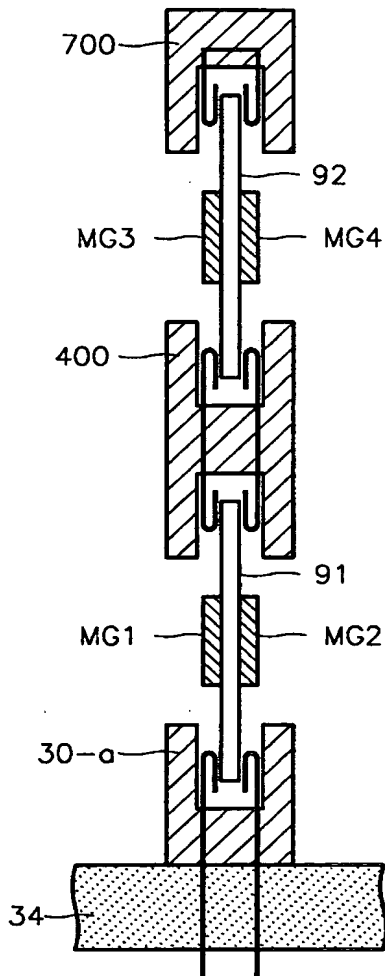
【도 7】



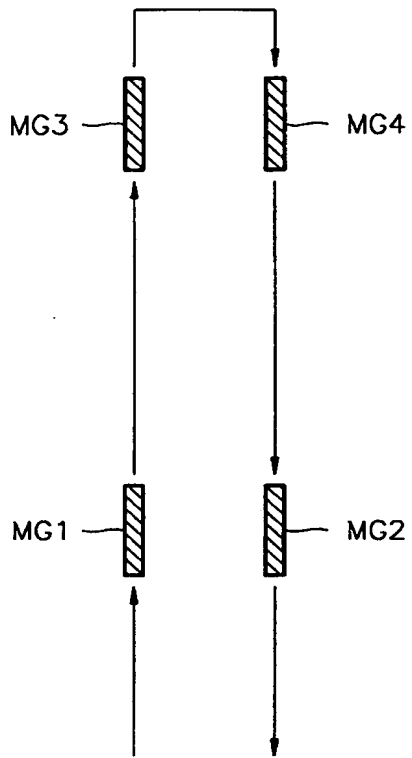
【도 8】



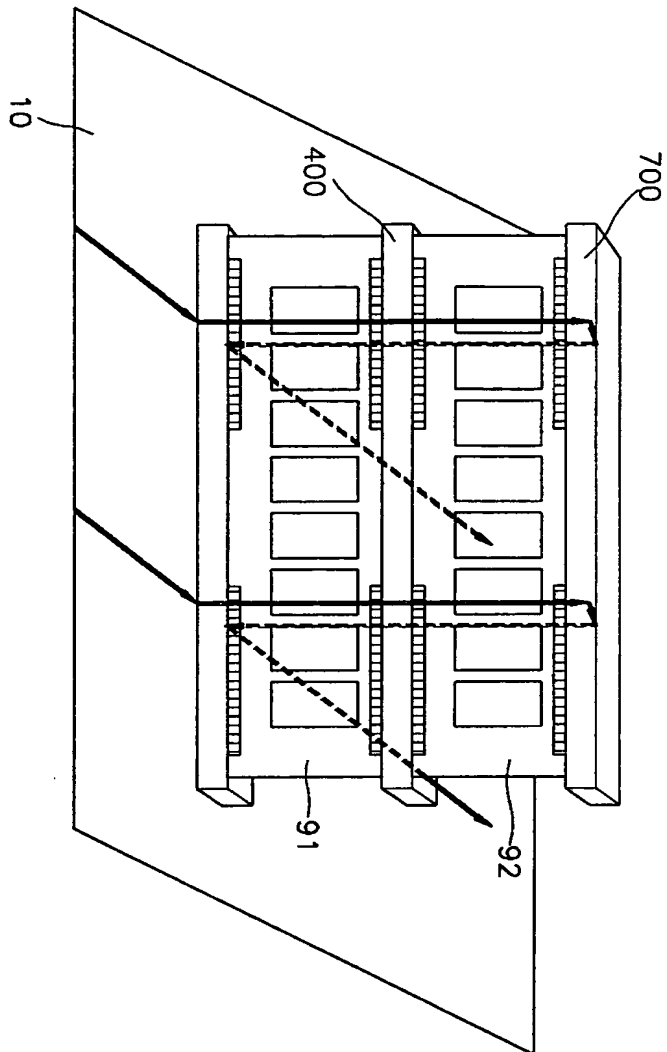
【도 9a】



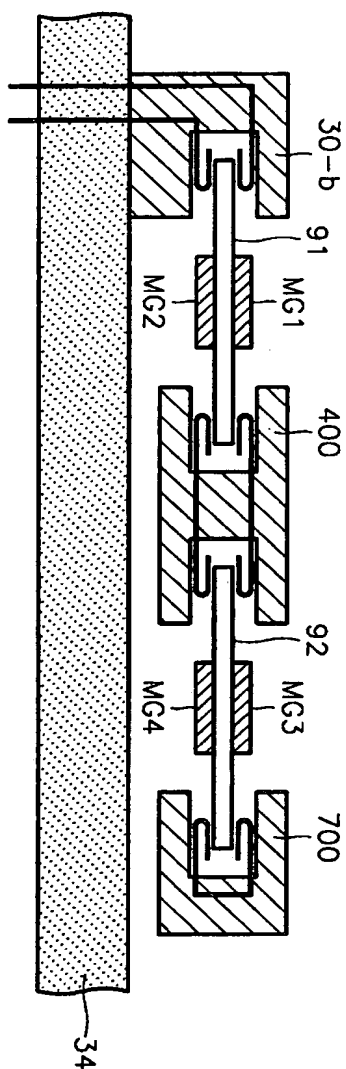
【도 9b】



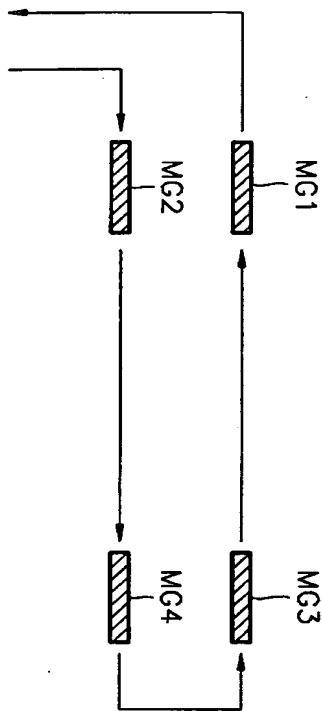
【도 9c】



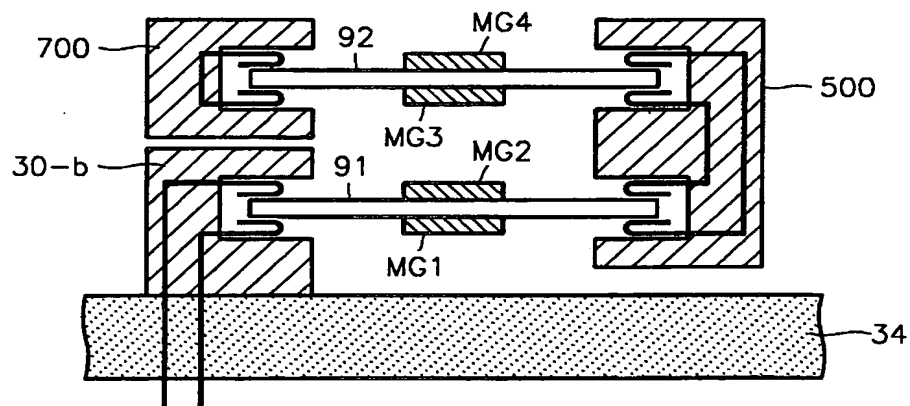
【図 10a】



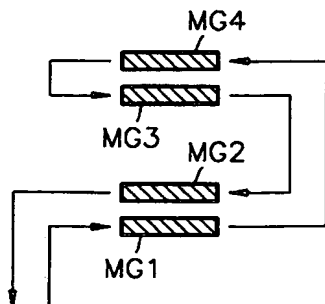
【도 10b】



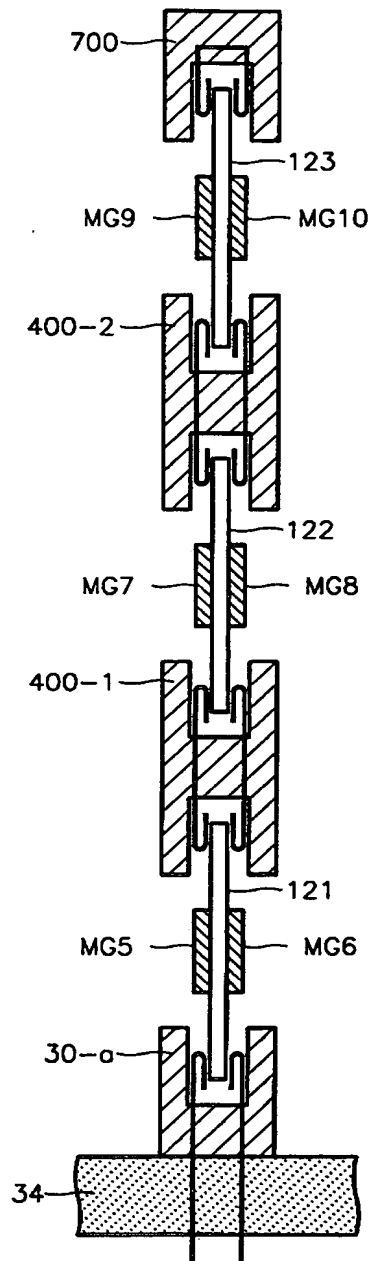
【도 11a】



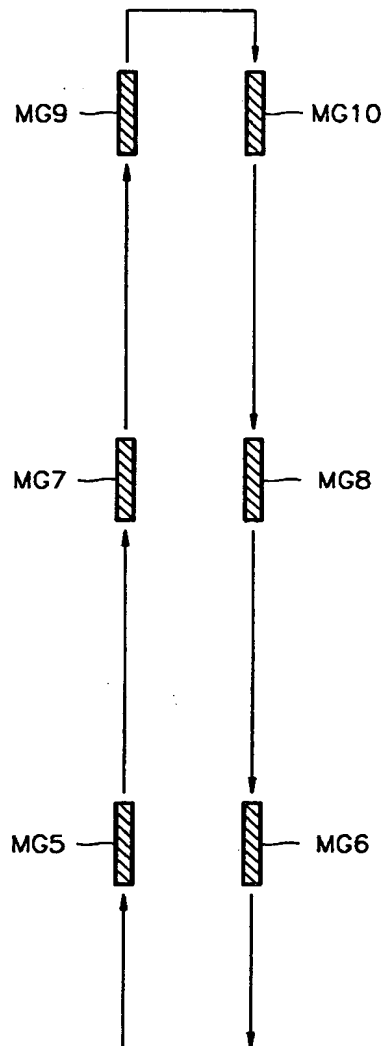
【도 11b】



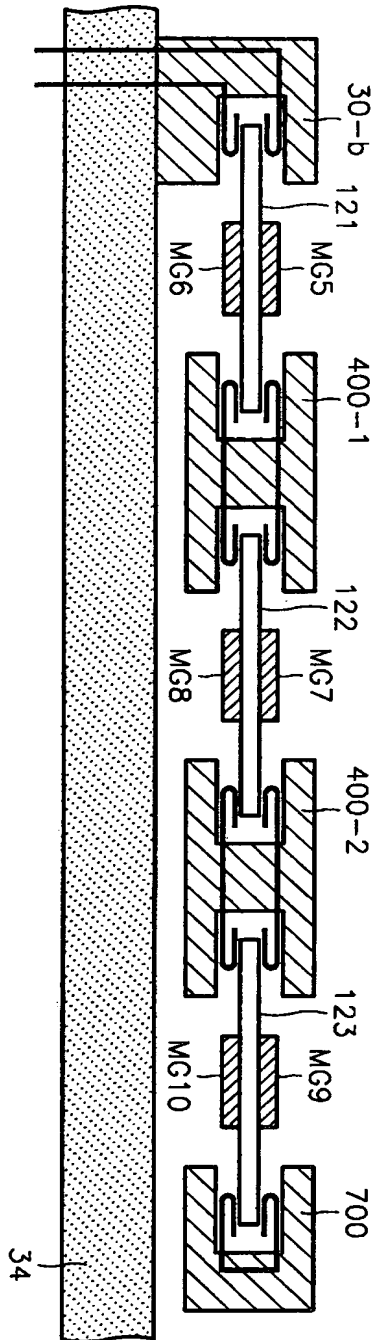
【図 12a】



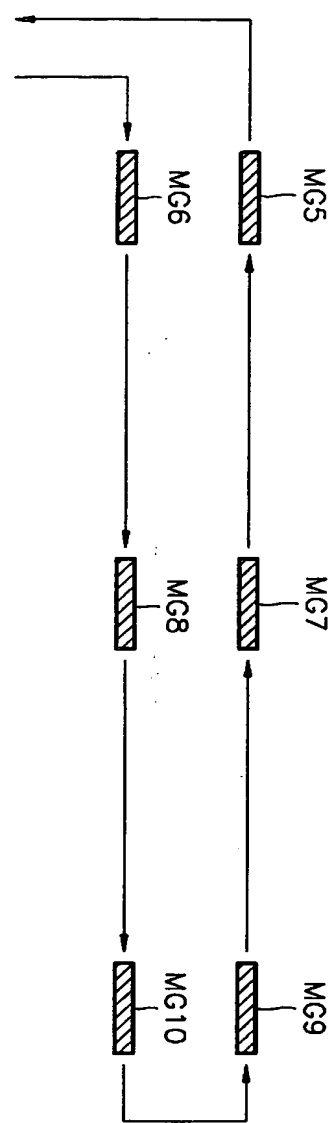
【도 12b】



【図 13a】

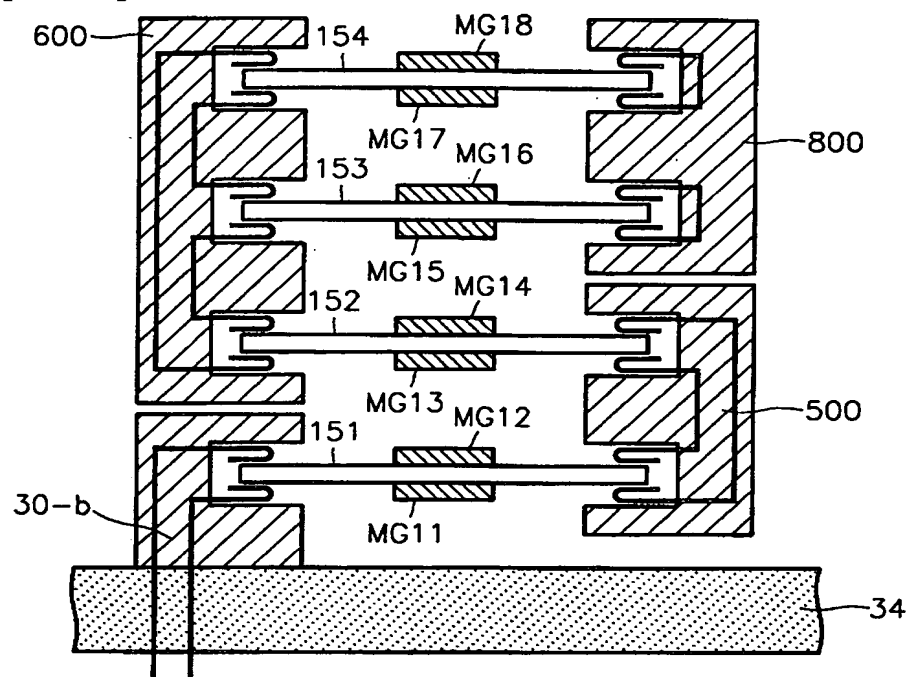


【도 13b】



A cross-sectional view of a multi-layered structure 30-b. The structure consists of three horizontal layers, each containing a central horizontal bar (121, 122, 123) and a central rectangular block (MG5, MG6, MG7, MG8, MG9, MG10). The layers are separated by vertical dividers (500-1, 500-2) and are mounted on a base (34). The top layer is labeled 700. The bottom layer is labeled 30-b. The central bars are labeled 121, 122, and 123. The central blocks are labeled MG5, MG6, MG7, MG8, MG9, and MG10. The vertical dividers are labeled 500-1 and 500-2. The base is labeled 34.

【도 15a】



【도 15b】

